

DISAIN DAN IMPLEMENTASI RANGKAIAN ELEKTRONIKA DENGAN TEKNOLOGI FPGA (Field Programmable Gate Array)

Lailis Syafa'ah, M.Yance Promesta
Jurusan Elektro, Fakultas Teknik, Universitas Muhammadiyah Malang
Jln. Raya Tlogomas 246 Malang 65144 Indonesia

ABSTRAK

FPGA (Field Programmable Gate Array) adalah suatu IC program logic dengan arsitektur seperti susunan matrik sel-sel logika yang dibuat berhubungan satu sama lain, memiliki jalur – jalur I/O FPGA yang memadai, mempunyai banyak gate mulai 5000 sampai beberapa juta gate serta kecepatan aksesnya sampai 100 MHz. Selain itu, untuk desain softwrenya mudah digunakan.

Prototype penentuan waktu operasi lampu lalu lintas dengan FPGA dirancang sesuai tingkat kemacetan, kemudian softwrenya menggunakan Xilinx Foundation V2.1i dan Xilinx WebPack Navigator 4.2. Bahasa yang digunakan dalam program adalah VHDL. Perancangan memakai sistem hardware dan software. Pada sistem hardware, masukannya menggunakan penekanan salah satu dip switch. Kondisi dip switch ini menentukan periode 1 (Jam 06.00 – 12.00), periode 2 (Jam 12.00 – 18.00), periode 3 (Jam 18.00 – 24.00), periode 4 (Jam 24.00 – 06.00), dan kondisi otomatis (Jam 06.00 – 24.00) sesuai survey (keadaan di lapangan). Proses akhir sebelum diimplementasikan ke board FPGA XSA100, dilakukan pengecekan software pada program bahasa VHDL yang melalui step synthesise, implement design, dan generate programming file. Peringatan kesalahan dalam pembuatan program bahasa VHDL pada proses pengecekan software serta penempatan pin IC FPGA dapat dilihat pada report filenya.

Kata Kunci : teknologi, elektronika, FPGA

I. Pendahuluan

Untuk mengantisipasi terhadap kemacetan lalu lintas dalam waktu - waktu tertentu maka perlu adanya penentuan waktu tunda terhadap lampu lalu lintas yang kompleks. Penentuan tersebut tentunya berbeda dalam setiap waktunya. Dimana ketika kemacetan lalu lintas sangat padat, waktu tunda lampu merah ditentukan dengan waktu yang relatif sebentar dibanding lampu hijau dan juga sebaliknya.

Teknologi alternatif selain rangkaian timer, microcontroller, atau PLC (Programmable Logic Controller), yang sesuai sekarang ini untuk mengaplikasikan permasalahan tersebut, salah satunya adalah FPGA. Dimana FPGA (Field Programmable Gate Array) merupakan sebuah IC program logic yang memiliki jalur – jalur I/O yang memadai. Adanya DLL (Delay-Locked Loop) yang dapat mengganti kerugian untuk penundaan dalam mengontrol keseluruhan sistem. Selain itu FPGA tersusun atas CLB (Configurable Logic Block) yang ideal untuk desain digital. Seperti halnya dengan mikroprosesor dan memory, FPGA diketahui lebih menguntungkan karena memiliki integrasi yang lebih tinggi.

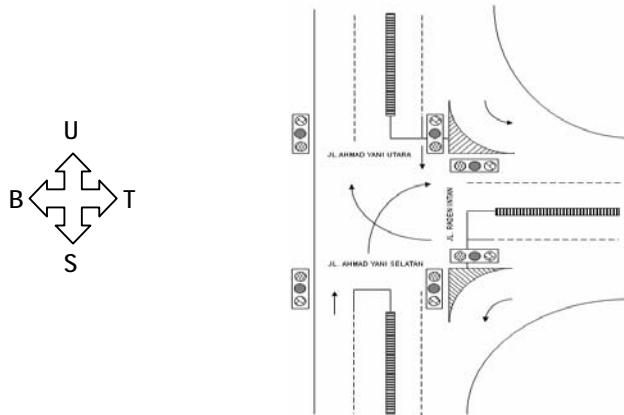
Dengan demikian Aplikasi FPGA untuk penentuan waktu tunda lampu lalu lintas sesuai dengan tingkat kemacetan, memungkinkan untuk diterapkan.

II. Metode Penelitian

Metode penelitian dalam perencanaan dan pembuatan alat penundaan lampu lalu lintas berdasarkan tingkat kemacetan dengan menggunakan Spartan keluarga xilinx FPGA (Field Programmable Gate Arrays) XCS2100 yang meliputi tahapan-tahapan sebagai berikut : perencanaan fase lampu lalu lintas, penentuan waktu tunda lampu hijau, perancangan software -

hardware. Dimana ketiga bagian ini saling menunjang dalam pengoperasian sistem, sehingga diperoleh hasil yang optimal.

Perencanaan lampu lalu lintas ini dibuat untuk pertigaan/simpang tiga “Jln. Ahmad Yani Utara – Jln. Ahmad Yani Selatan – Jln. Raden Intan” . Gambar 1. menunjukkan pertigaan tersebut.



Gambar 1. Simpang Tiga “Jl. A. Yani Utara – Jl. A. Yani Selatan – Jl. R. Intan

II.1. Fase Lampu Lalu Lintas

Fase lampu lalu lintas direncanakan pada pertigaan/simpang tiga Jln. Ahmad Yani Utara, Jln. Ahmad Yani Selatan, dan Jln. Raden Intan. Simpang tiga tersebut memiliki 3 fase dalam sekali putaran. Fase tersebut ditentukan sebagai berikut :

1. Fase 1, dimulai dari Jln. Ahmad Yani Utara dalam keadaan lampu hijau menyala, serta Jln. Ahmad Yani Selatan dan Jln. Raden Intan memiliki keadaan lampu merah menyala.
2. Fase 2, memiliki keadaan lampu hijau Jln. Ahmad Yani Selatan menyala, sedangkan lampu merah pada Jln. Ahmad Yani Utara dan Jln. Raden Intan menyala.
3. Fase 3, adalah fase dimana Jln. Raden Intan dalam keadaan lampu hijau menyala, sedangkan Jln. Ahmad Yani Utara dan Jln. Ahmad Yani Selatan memiliki keadaan lampu merah menyala.

Penjelasan secara rinci diperlihatkan dalam sebuah alogaritma aliran state berikut ini :

1. State 01, sebuah keadaan awal ketika alat dijalankan, dimana lampu kuning menyala pada ketiga jalan. Setelah waktu tundanya terpenuhi, maka pindah ke state 02.
2. State 02, pada state ini semua lampu ketiga jalan akan padam. Setelah waktu tundanya terpenuhi, maka pindah ke state 1.
3. State 1, adalah keadaan dengan menyalanya lampu hijau pada Jln. Ahmad Yani Utara, kemudian Jln. Ahmad Yani Selatan dan Jln. Raden Intan memiliki keadaan lampu merah menyala. Pada state ini, pemakai jalan dari Jln. Ahmad Yani Utara boleh melintas ke arah Jln. Ahmad Yani Selatan, pemakai Jln. Ahmad Yani Selatan ke arah Jln. Raden Intan dan pemakai Jln. Raden Intan ke arah Jln. Ahmad Yani Utara tidak diperbolehkan melintas. Setelah waktu tundanya terpenuhi maka pindah ke state 2.
4. State 2, sebuah keadaan dengan menyalanya lampu kuning pada Jln. Ahmad Yani Utara, kemudian Jln. Ahmad Yani Selatan dan Jln. Raden Intan memiliki keadaan lampu merah tetap menyala. Pada state ini, pemakai jalan dari Jln. Ahmad Yani Utara ke arah Jln. Ahmad Yani Selatan diperingatkan untuk siap berhenti, sedangkan pemakai jalan dari Jln. Ahmad Yani Selatan ke arah Jln. Raden Intan dan pemakai Jln. Raden Intan ke arah Jln. Ahmad Yani Utara masih belum diperbolehkan melintas. Setelah waktu tundanya terpenuhi maka pindah ke state 3.

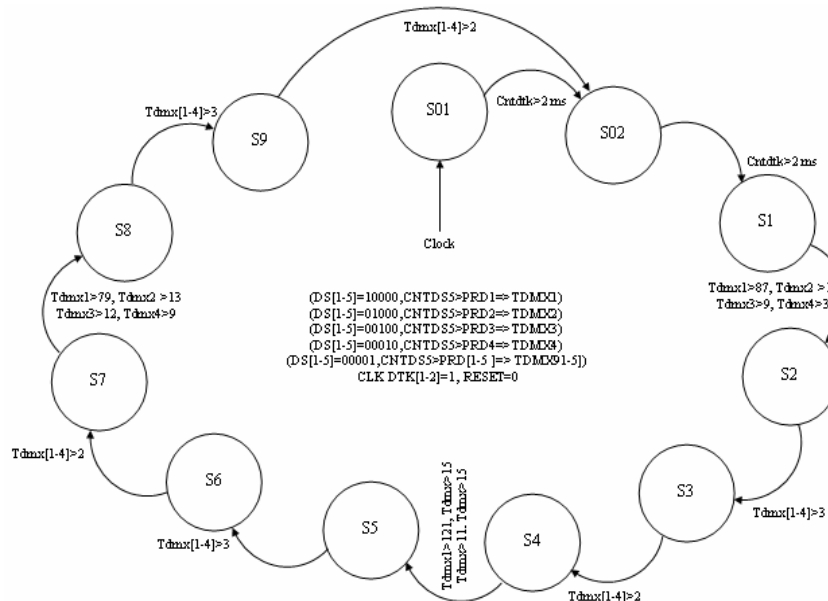
5. State 3, sebuah keadaan semua lampu merah pada ketiga jalan semuanya menyala (all red), pada state ini pemakai ketiga jalan diberhentikan dengan tujuan untuk menetralkan pertigaan/simpang tiga tersebut agar siap digunakan untuk state berikutnya. Setelah waktu tundanya terpenuhi maka pindah ke state 4.
6. State 4, adalah keadaan dengan menyalanya lampu hijau pada Jln. Ahmad Yani Selatan, kemudian Jln. Ahmad Yani Utara dan Jln. Raden Intan memiliki keadaan lampu merah menyala. Pada state ini, pemakai jalan dari Jln. Ahmad Yani Selatan boleh melintas ke arah Jln. Raden Intan, pemakai Jln. Ahmad Yani Utara ke arah Jln. Ahmad Yani Selatan dan pemakai Jln. Raden Intan ke arah Jln. Ahmad Yani Utara tidak diperbolehkan melintas. Setelah waktu tundanya terpenuhi maka pindah ke state 5.
7. State 5, sebuah keadaan dengan menyalanya lampu kuning pada Jln. Ahmad Yani Selatan, kemudian Jln. Ahmad Yani Utara dan Jln. Raden Intan memiliki keadaan lampu merah tetap menyala. Pada state ini, pemakai jalan dari Jln. Ahmad Yani Selatan ke arah Jln. Raden Intan diperingatkan untuk siap berhenti, sedangkan pemakai Jln. Ahmad Yani Utara ke arah Jln. Ahmad Yani Selatan dan pemakai Jln. Raden Intan ke arah Jln. Ahmad Yani Utara masih belum diperbolehkan melintas. Setelah waktu tundanya terpenuhi maka pindah ke state 6.
8. State 6 memiliki maksud yang sama dengan state 3. Setelah waktu tundanya terpenuhi maka pindah ke state 7.
9. State 7, adalah keadaan dengan menyalanya lampu hijau pada Jln. Raden Intan, kemudian Jln. Ahmad Yani Utara dan Jln. Ahmad Yani Selatan memiliki keadaan lampu merah menyala. Pada state ini, pemakai jalan dari Jln. Raden Intan ke arah Jln. Ahmad Yani Utara boleh melintas, pemakai jalan dari Jln. Ahmad Yani Utara ke arah Jln. Ahmad Yani Selatan dan pemakai Jln. Ahmad Yani Selatan ke arah Jln. Raden Intan masih belum diperbolehkan melintas. Setelah waktu tundanya terpenuhi maka pindah ke state 8.
10. State 8, sebuah keadaan dengan menyalanya lampu kuning pada Jln. Raden Intan, kemudian Jln. Ahmad Yani Utara dan Jln. Ahmad Yani Selatan memiliki keadaan lampu merah tetap menyala. Pada state ini, pemakai jalan dari Jln. Raden Intan ke arah Jln. Ahmad Yani Utara diperingatkan untuk siap berhenti, sedangkan pemakai jalan dari Jln. Ahmad Yani Utara ke arah Jln. Ahmad Yani Selatan dan pemakai Jln. Ahmad Yani Selatan ke arah Jln. Raden Intan masih belum diperbolehkan melintas. Setelah waktu tundanya terpenuhi maka pindah ke state 9.
11. State 9 memiliki maksud yang sama dengan state 3. Setelah waktu tundanya terpenuhi maka pindah ke state 1.

Dari state 1 sampai dengan state 9, bagi pemakai Jln. Ahmad Yani Utara ke arah Jln. Raden Intan, pemakai Jln. Ahmad Yani Selatan ke arah Jln. Ahmad Yani Utara, dan pemakai Jln. Raden Intan ke arah Jln. Ahmad Yani Selatan diperbolehkan untuk melintas terus.

Aliran state tersebut memiliki waktu tunda yang berbeda sesuai dengan eriodenya. Periode pada alat ini dibedakan menjadi 4, yaitu :

1. Periode 1, dimulai dari pukul 06.00 s.d. 12.00 WIB
2. Periode 2, dimulai dari pukul 12.00 s.d. 18.00 WIB
3. Periode 3, dimulai dari pukul 18.00 s.d. 24.00 WIB
4. Periode 4, dimulai dari pukul 24.00 s.d. 06.00 WIB

Aliran state dapat digunakan pada periode tertentu saja atau secara terus menerus dari periode 1 s.d. periode 4. Hasil pembuatan dari perencanaan fase lampu lalu lintas yang dijelaskan secara rinci dengan algoritma aliran state dapat dilihat pada gambar 2.



Gambar 2. Design Algoritma Program

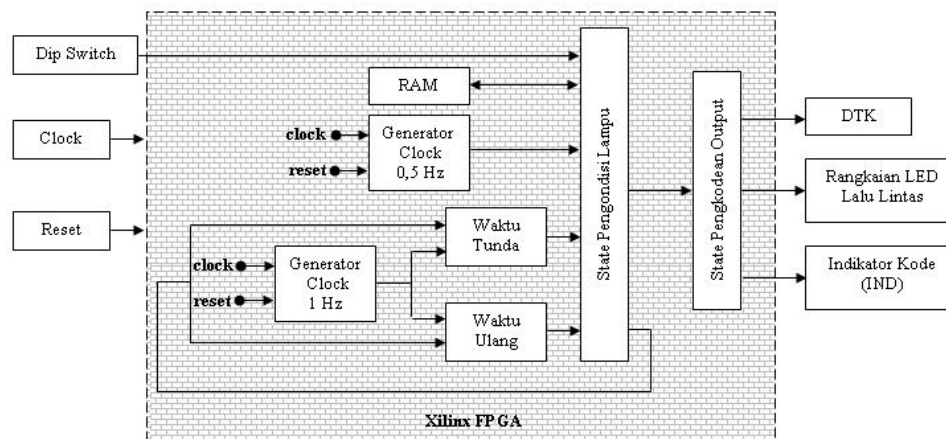
II.2. Penentuan Waktu Tunda Lampu Hijau

Penentuan waktu tunda lampu hijau didapatkan berdasarkan data volume lalu lintas per jam pada pertigaan Jln. Ahmad Yani Utara, Jln. Ahmad Yani Selatan, dan Jln. Raden Intan dari sebuah instansi Dinas Pekerjaan Umum Bina Marga Propinsi Jawa Timur.

II.3. Perancangan Software – Hardware

Blok diagram rangkaian lampu lalu lintas pada gambar 3 menunjukkan sebuah perancangan software dengan program HDL, kemudian dikompilasi menjadi file *.bit untuk ditransfer pada Xilinx FPGA. Selain itu blok diagram tersebut menunjukkan pula perancangan hardware diluar Xilinx FPGA.

Perancangan software, pada awal program dimulai dengan BEGIN. Selanjutnya kondisi yang harus dipenuhi jika menggunakan XSTend, port oeb diset 1 untuk menonaktifkan semua RAM output drivers, dan port rst diset 1 juga untuk menonaktifkan microcontroller. Program ini terdiri dari beberapa proses, dimana masing – masing proses akan diakses secara bersamaan tergantung dari transisi CLOCK yang digunakan. Setelah proses tersebut, dilanjutkan dengan penetapan nilai signal untuk memberikan nilai awal, atau batas maksimal perulangan pada masing – masing state sesuai tipenya



Gambar 3. Blok Diagram Rangkaian Lampu Lalu Lintas

Rangkaian yang dirancang pada software meliputi :

1. Rangkaian GENDTK

Rangkaian GENDTK direncanakan untuk penghasil pulsa 1 Hz yang digunakan pada state 1 s.d. state 9. Input rangkaian ini dihubungkan dengan programmable oscilator yang setiap clocknya dicapai dalam $5 \mu\text{s}$. Sehingga untuk mencapai $\frac{1}{2}$ periode waktu High Rangkaian GENDTK harus memiliki batas maksimal $100000 \times 5 \mu\text{s}$. Kemudian untuk mencapai $\frac{1}{2}$ periode waktu Low harus memiliki batas maksimal $199999 \times 5 \mu\text{s}$. Rangkaian ini jika reset = 0, maka output akan ke posisi nol. Sebaliknya jika reset = 1 maka akan menambahkan 1 pada outputnya sampai batas maksimal yang telah ditentukan.

2. Rangkaian GENDTK2

Rangkaian GENDTK2 direncanakan untuk penghasil pulsa $\frac{1}{2}$ Hz dari GENDTK yang digunakan pada state 01 s.d. state 02. Input rangkaian ini dihubungkan dengan programmable oscilator yang setiap clocknya dicapai dalam $5 \mu\text{s}$. Sehingga untuk mencapai $\frac{1}{2}$ periode waktu High Rangkaian GENDTK2 harus memiliki batas maksimal $200000 \times 5 \mu\text{s}$. Kemudian untuk mencapai $\frac{1}{2}$ periode waktu Low harus memiliki batas maksimal $399999 \times 5 \mu\text{s}$. Rangkaian ini jika reset = 0, maka output akan ke posisi nol. Sebaliknya jika reset = 1 maka akan menambahkan 1 pada outputnya sampai batas maksimal yang telah ditentukan.

3. Rangkaian WKTUNDA

Rangkaian WKTUNDA digunakan untuk menunda perpindahan state. Batas maksimal waktu tundanya (T_{dMx}) ditetapkan pada masing – masing state. Rangkaian ini mendapatkan input clock dari GENDTK serta bergantung pada keadaan masing – masing state (IntRst).

4. RangkaianWKULANG

Rangkaian WKULANG digunakan untuk pengendali 4 periode. Setiap periode memiliki batas maksimal berbeda yang ditentukan pada masing – masing state. Selama batas maksimal setiap periode belum terpenuhi, maka waktu tunda tiap state memiliki harga yang sama dengan sebelumnya. Rangkaian ini mulai menghitung perulangan saat kondisi TDS5 pada setiap statenya bernilai 1. Disamping itu input clocknya dari GENDTK dan bergantung pada masing – masing state (IntRst).

5. Rangkaian State Pengkondisi Lampu

Rangkaian ini bertujuan untuk mengedalikan perubahan state dan syarat – syarat perubahan tersebut. Syarat – syarat perubahan state bergantung dari kondisi masukan (DS, RESET, TUNDA, FLAG), dapat pula bergantung pada lamanya waktu time out, sesuai state yang bersangkutan. DS terdiri dari DS1 s.d. DS5, digunakan untuk pemilihan pembacaan secara manual dan secara otomatis. Lama waktu ditentukan oleh nilai maksimal, GENDTK2, WKTUNDA, dan WKULANG.

6. Rangkaian State Pengkodean Output

Rangkaian state pengkodean output difungsikan untuk mengkodekan keluaran pada output hardware. Pengkodean output dibedakan secara manual dan secara otomatis.

Perancangan selanjutnya adalah Hardware yang meliputi :

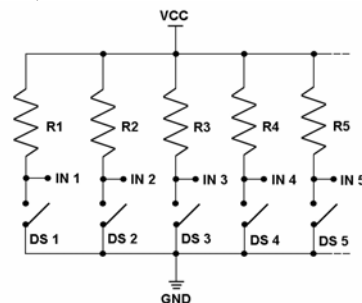
1. Dip Switch

Dip switch yang digunakan 5 buah sebagai masukan untuk mengatur periode keluaran lampu lalu lintas yang diwujudkan dalam bentuk LED. Jika Dip Switch dalam keadaan ON maka berlogika 0, dan apabila dalam keadaan OFF berlogika 1. Rangkaian Dip Switch pada XSTend Board, terlihat pada gambar 6 Pengaturan periode dapat dilakukan secara manual dengan pembacaan hanya periode tertentu saja tergantung kondisi Dip switchnya. Selain itu juga dapat digunakan secara otomatis dengan pembacaan dari periode 1 s.d. periode 4 secara terus menerus. Kondisi Dip switch untuk pengoperasian secara manual dapat dilihat pada tabel 1 nomor 1 s.d. 4, sedangkan pengoperasian secara otomatis pada tabel 1. nomor 5.

Tabel 1 Kondisi Dip Switch

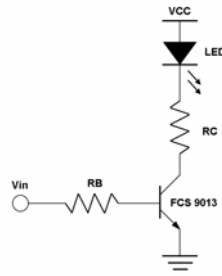
No	DS1	DS2	DS3	DS4	DS5	Keterangan
1.	1	0	0	0	0	Periode Jam 06.00 s.d. 12.00
2.	0	1	0	0	0	Periode Jam 12.00 s.d. 18.00
3.	0	0	1	0	0	Periode Jam 18.00 s.d. 24.00
4.	0	0	0	1	0	Periode Jam 24.00 s.d. 06.00
5.	0	0	0	0	1	Periode Secara Otomatis

2. Rangkaian LED Lalu Lintas, Indikator Kode dan DTK



. Gambar 4. Rangkaian Dip switch XSTend Board

Rangkaian LED digunakan sebagai keluaran dengan jumlah 9 buah, untuk pertigaan jalan. Masing – masing jalan diwakili dengan 3 LED (merah, hijau, kuning). Perubahan warna LED hijau menggunakan 3 fase yang saling bergantian secara urut. Lamanya waktu hijau dikendalikan oleh FPGA dengan sebelumnya dihitung dari data yang ada. Kemudian rangkaian Indikator Kode untuk mengetahui perubahan state dan rangkaian DTK bekerja berdasarkan perubahan sinyal clkdtk. Semua rangkaian tersebut diperkuat dengan transistor NPN FCS 9013 yang memiliki HFE = 64, VBE = 0,7 V, penguatan ini diperlukan karena tegangan keluaran dari IC Spartan – II Xilinx FPGA sekitar 1,5 Volt. Gambar 7 menunjukkan rangkaian penguatan transistor dibias basis untuk aplikasi LED Lalu Lintas, Indikator Kode, dan DTK



Gambar 5 Rangkaian Penguatan Transistor Bias Basis

Apabila tegangan VCC pada rangkaian yang digunakan + 5 V DC, dan RB senilai 180 Ω , maka dengan persamaan rumus transistor dibias basis akan diperoleh RC dalam keadaan saturasi, dengan penyelesaian sebagai berikut :

$$I_B = \frac{V_{in} - V_{BE}}{R_B}$$

$$I_B = \frac{1,5 - 0,7}{180}$$

$$= 0,0044 \text{ A}$$

$$I_C = HFE \times I_B$$

$$= 64 \times 0,0044$$

$$= 0,2816 \text{ A}$$

$$R_C = \frac{V_{CC} - V_{CE}}{I_C}$$

$$R_C = \frac{5 - 0}{0,2816}$$

$$= 17,75 \Omega$$

III. Hasil dan Pembahasan

Dalam sub bab ini dilakukan pengujian alat agar diketahui bekerja tidaknya fungsi – fungsi yang telah direncanakan dan mengetahui kemampuan kerja berdasarkan standar optimalisasi yang sudah ditentukan sebelumnya, dimana pengujian dilakukan pada perangkat lunak (software) yang menghasilkan beberapa report file program dan hasil keluaran perangkat keras (hardware) Spartan FPGA beserta komponen lain.

Untuk mencapai tujuan – tujuan diatas, pengujian dilakukan dengan 2 cara yaitu secara perangkat lunak dan secara perangkat keras.

III.1. Pengujian Software Program Bahasa HDL

Tujuan dari pengujian program ini adalah untuk mengetahui apakah program yang telah didesain, benar – benar sesuai dengan perencanaan. Pengujian program .HDL tersebut meliputi beberapa proses berikut ini :

1. Synthesize, merupakan pengujian terhadap kesalahan pembuatan program.
2. Implement Design, merupakan pengujian program yang telah sukses, agar dapat diimplementasikan pada IC Xilinx FPGA. Implementasi Design ini terdiri dari :
 - a. Translate, adalah pengubahan file *.ucf yang berisi desain pin menjadi file *.ngd dan file *.bld yang merupakan file – file pembangun desain implementasi.
 - b. Map, merupakan pemetaan Input Output Block (IOB) yang mungkin diterapkan pada desain implementasi.
 - c. Place and Route, adalah penempatan dan pengaturan rute Input Output Block yang sesuai agar dapat diimplementasikan pada IC Xilinx FPGA. Place and Route ini meliputi :
 - c.1. Place and Route, merupakan peletakan dan pengaturan rutenya.

- c.2. Asynchroneous Delay, adalah sebuah pengaturan delay rute untuk setiap IOBnya.
- c.3. Pad, merupakan keterangan mengenai fungsi pin input output yang digunakan dan yang tidak digunakan
- d. Generate Programming file, merupakan proses pengujian perangkat lunak yang terakhir untuk menghasilkan *.bit agar dapat ditransfer melalui program GXSLoad ke IC Xilinx FPGA.

III.2. Pengujian Hardware

Pengujian hardware ini bertujuan untuk mengetahui besarnya tegangan masukan dip switch, dan tegangan keluaran yang dihubungkan dengan LED, serta penghitungan waktu tunda tiap periode ketika dioperasikan secara manual maupun otomatis, apakah sudah sesuai dengan perencanaan.

III.3. Analisa

Berdasarkan pengujian software diatas, program bahasa HDL yang telah sukses diprogram menghasilkan file *.bit yang siap untuk ditransfer ke IC Xilinx FPGA. Selanjutnya menurut pengujian hardware, nilai tegangan keluaran pada pin output IC Xilinx FPGA sekitar 1.14 V DC s.d. 2.15 V DC. Selain itu sesuai pengamatan perubahan state ditentukan oleh waktu tunda, dan perpindahan setiap periodenya ditentukan oleh waktu perulangan jika diset secara otomatis, serta ditentukan oleh dip switch jika diset manual.

IV Kesimpulan

IV.1. Kesimpulan

Dari semua uraian yang telah dijelaskan dalam bab – bab sebelumnya mengenai aplikasi FPGA untuk penentuan waktu tunda lampu lalu lintas sesuai dengan tingkat kemacetan, dapat ditarik kesimpulan sebagai berikut :

1. Penggunaan FPGA secara optimal dapat menyederhanakan rangkaian perangkat keras yang lebih kompleks.
2. Penentuan waktu tunda lampu lalu lintas setiap periodenya, dapat diubah sesuai tingkat kemacetan tanpa mengganti lebih banyak pada desain devais FPGA.
3. Penentuan waktu tunda lampu lalu lintas untuk pertigaan Jln. Ahmad Yani Utara – Jln. Ahmad Yani Selatan – Jln. Raden Intan dengan menggunakan FPGA dikelompokan dalam 4 periode.
4. Adanya DLL (Delay Locked Loops) untuk mengontrol waktu akses secara global dan cepat tanpa proses sequensial pada FPGA, yang tidak dimiliki oleh controller lain, maka Implementasi devais bekerja dengan baik sesuai penentuan waktu tunda lampu lalu lintas di masing – masing state.

IV. 2. Saran – saran

Adapun saran – saran yang akan disampaikan oleh penulis untuk dapat kiranya sebagai bahan pertimbangan maupun masukan, yaitu :

1. Implementasi dalam bentuk sebenarnya perlu dilakukan untuk dapat dimanfaatkan dalam kehidupan sehari – hari dengan penyesuaian – penyesuaian keadaan di lapangan.
2. Alat yang direncanakan memerlukan banyak pengembangan untuk fase yang lebih banyak atau memperkecil batas maksimal periode lampu lalu lintas selama 24 jam untuk mengantisipasi lalu lintas yang lebih kompleks pada persimpangan yang lain.
3. Penggunaan desain alat dengan aplikasi FPGA pada persimpangan yang berbeda, diperlukan data tingkat kemacetan untuk penentuan waktu tundanya.
4. Jika ada perubahan tingkat kemacetan, maka penentuan waktu tunda harus disesuaikan dengan data pengamatan tingkat kemacetan tersebut.
5. Diperlukan sebuah kamera pemantau, apabila diaplikasikan untuk penentuan waktu tunda lampu lalu lintas secara otomatis.

DAFTAR PUSTAKA

1. Ahmad Yani, A.TD, Besti Enarni,Ir., MURP, Haryono, A.TD, Msc, Iskandar Abubakar, Ir., Msc, Judiza.R.Z,Ir., Msc, Tri Supono SH, 2000, “Menuju Lampu Lalu Lintas dan Angkutan Jalan yang Tertib”, PT. Zaiyan Putra/Putera Perdana Desain, Jakarta.
2. David E. Vanden Bout, 2001, “Programmable Logic Design With Xilinx Foundation 2.1.i” Xess Corp, Apex, Nort Carolina.

3. Hanapi Gunawan, Malvino, "*Prinsip – Prinsip Elektronik*", Erlangga, Jakarta, 1981.
4. Xilinx Fondation, 2001, « User Manual, <http://www.xilinx.com>, 2001.